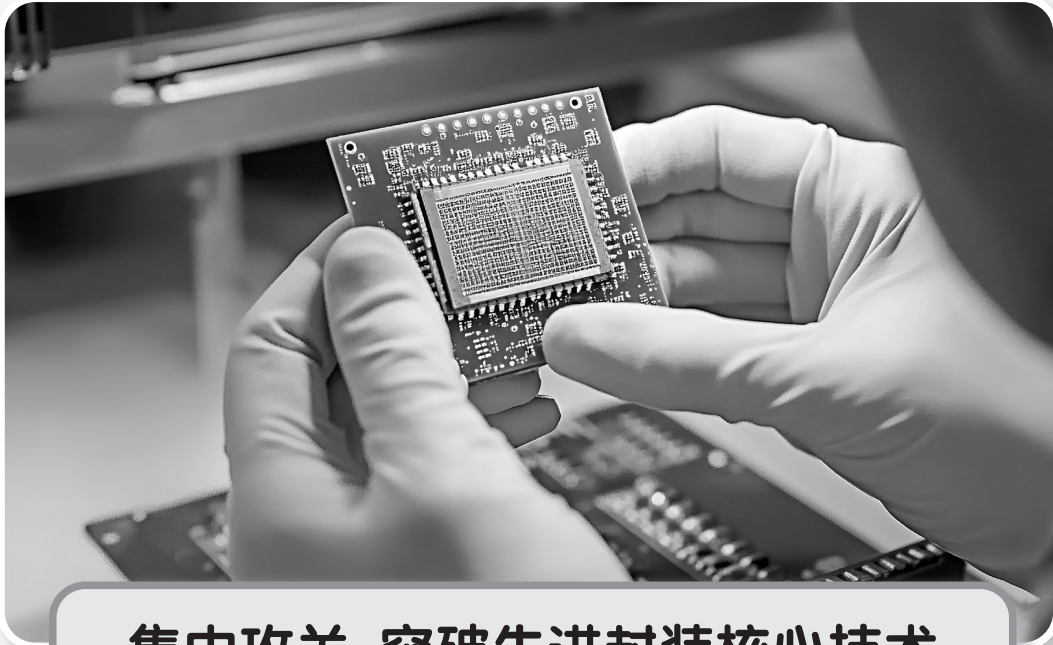


突破先进封装核心技术，迈向高质量发展

中国电科58所首席科学家、中半协封测分会轮值理事长 于宗光

当前，全球先进封装市场迈入高速增长周期，我国集成电路封测产业全面开启先进封装转型升级浪潮。“十五五”期间，我国集成电路封测产业若要实现可持续高质量发展、稳固国际产业地位，必须聚焦先进封装核心赛道，重点针对玻璃基板、光电共封CPO两大领域集中攻关，突破关键核心技术瓶颈。

刚刚发布的《电子信息制造业发展“十五五”规划》中多处提到先进封装，尤其在筑牢产业基础能力，推动集成电路全链条攻关中提到推动先进封装测试技术开发和应用，这让产业界欢欣鼓舞、信心倍增。下一步的重点，就是要落实《电子信息制造业发展“十五五”规划》，勠力探索集成电路封测产业发展新模式。



集中攻关，突破先进封装核心技术

“十五五”期间，集成电路封测产业要想实现持续发展，并在国际上保有一席之地，就必须在先进封装，尤其是玻璃基板、光电共封CPO领域下工夫，实现关键技术集中攻关。

传统电子封装的重点是保护功能，包括机械保护（处理和稳定性）、环境保护（防潮、密封性和防腐蚀）以及热保护（散热、热沉和热点减少）；先进封装更注重“服务”而非仅仅“保护”。先进封装不再仅仅承担芯片保护、电气互连的基础功能，而是已经成为提升芯片带宽、提高算力、降低系统成本的核心技术手段。例如，先进封装必须高效实现芯片之间的电气连接，实现芯片的有效供电。现阶段，摩尔定律正面临失效风险。芯片通过尺寸微缩实现性能提升的路径难以为继，但系统对性能提升和复杂度的需求有增无减。为提升芯片性能，产业界已采取了诸如开发新工艺、增加核芯数、增加协处理器等手段，但还是无法满足AI芯片逐渐走高的高性能、智能化、低功耗的需求。以Chiplet芯粒、2.5D/3D堆叠、CoWoS为代表的先进封装路线成为打破摩尔定律限制的重要途径。

现阶段，先进封装主要包括倒装FC-BGA、扇外型晶圆级封装Fan-out（FOWLP）、CoWoS、2.5D封装、3D堆叠封装与混合键合、Chiplet异构集成、EMIB、光电共封装CPO等技术实现形式。

自2025年起，在人工智能应用需求激增与半导体工艺微缩逼近物理极限的双重驱动下，以晶上系统、CPO及CoPoS为代表的多种异构芯粒集成架构发展迅速。根据Gartner预测，在未来几年，面向服务器、数据中心、存储的芯片需求占总份额的比重将从2024年的24%增加到34%，而这些高端AI芯片、存储芯片必须借助先进封装的方式实现。据Market.us数据，全球Chiplet市场规模预计从2023年的31亿美元增至2033年的1070亿美元左右，2024—2033年的预测区间年复合增长率为42.5%。

一是玻璃基板封装成为Chiplet破局关键。

随着Chiplet概念的兴起，玻璃基板将在高端性能封装领域内掀起一场技术革命。玻璃基板具有更高的互连密度、更快的传输速率、更优的可靠性，其过孔和布线能力优于树脂基板，相同尺寸下可将集成密度提升50%；因玻璃极低的Dk/Df值，玻璃基板在高频下具有更优异的表现；基于玻璃耐热及热膨胀系数可调节的特性，玻璃基板更能满足恶劣环境下的应用需求。基于这些优点，最近几年玻璃基板已成为业内的研究热点。

当前，玻璃基板面临多项行业难题：一是铜互连与玻璃界面的结合强度不足；二是玻璃基板脆性大，而先进封装要求线距小于2mm，高精度钻孔与切割等微加工及后续热应力环节，极易诱发微裂纹甚至碎裂，制程损耗高、良率低。产业界亟待解决包括材料缺陷、制造成本以及产业链协同在内的多项问题。

二是CPO是AI时代关键互连技术。

过去的30年，计算机性能增长了6万倍，但I/O带宽仅增长了30倍，数据高速传输成了计算机提升性能的重要瓶颈。CPO是一种新型的光电

子集成技术，通过先进封装技术和电子光子协同优化，极大地缩短了电气连接路径，将光收发模块和控制运算的电芯片异构集成在一个封装体内，不仅提高了光模块和电芯片的互连密度，而且大大降低了功耗，从而提高互连带宽密度和能效，是AI时代的关键互连技术。LightCounting预测，到2029年，CPO端口出货量将从目前的5万个增长到超过1800万个，大多数端口将用于服务器内的连接。CPO可分为2D CPO、2.5D CPO和3D CPO。目前，Meta、谷歌等超大规模数据中心已经部署了3D CPO交换机，单机架带宽密度提升了3倍，同时功耗成本降低了30%。3D CPO是极具潜力的下一代光通信方案，尤其适用于数据中心和高性能计算。市场研究机构Yole预测，预计2033年CPO规模将达到26亿美元，2022年至2033年复合增长率为46%。当前，CPO技术仍然面临一系列挑战，需要解决的关键技术包括封装精度与集成度、热管理与散热技术、工艺与成本控制、仿真技术、良率提升技术以及标准化与产业合作等问题。

三是先进封装所需材料与设备是国内供应链卡点。

在先进封装的设备方面，全球仅有少数海外厂商可以提供量产混合键合机设备，国内尚无商业化量产机型，是3D堆叠最大的设备卡点。高端的临时键合/解键合设备、高精度固晶机/倒装贴片机、TSV/TGV刻蚀、电镀设备、晶圆级封装光刻机存在短板。在先进封装材料方面，Fan-out、2.5D大量使用的光敏聚酰亚胺、高分辨率光刻胶，国内本土化程度低，纯度、热稳定性、尺寸精度有待提升。超高纯微凸点材料、特殊合金焊料、无空洞低温键合材料等高端场景依赖进口。

当前，封装厂商对于整机功耗≥5000W、系统集群功率向10000W演进的AI算力系统级封装已经有明确需求：一是单基板集成多颗高性能AI加速器+HBM存储形成的万瓦算力模组；二是算力芯粒、光引擎、电源芯片异构集成的CPO光电共封装系统；三是机柜级高密度多芯片堆叠集成单元，万瓦系统的难点有功率密度突破300W/cm²，多层堆叠产生局部热点。

若不同芯粒发热不均，则易引发热应力翘曲，导致微凸块失效；嵌入式液冷存在密封、堵塞、长期可靠性难题。超大电流传输带来巨大压降，传统平面供电损耗过高，垂直供电（IVR）集成工艺不成熟。未来五年需要解决封装级微流道液冷、大电流垂直供电架构，实现高效散热。

先进封装技术的发展面临着来自多物理调控、多性能协同、多材质融合等方面的挑战。在集成系统体系架构、电-热-力跨尺度耦合多物理效应与演变规律、多性能多功能协同机制、异质界面生成与工艺量化调控机理、协同仿真设计等方面需要产业界联合攻关，突破瓶颈。“十五五”期间，产业界需要构建材料-设备-工艺垂直创新体系，建立由芯片设计公司、封装公司、基板材料、设备商及相关高校共同参与的创新联合体，以高端AI芯片需求为导向，优化核心工艺，严格控制关键参数误差，缩短技术迭代周期，加快推进产业标准。

探索集成电路封测产业发展新模式

如今，我国先进封装企业探索出与海外不同的发展路径。

从历史发展路径上来看，国外大的IDM厂商如英特尔、三星最先投资先进封装，中国台湾的台积电作为标准的加工线在先进封装方面的优先布局 and 持续投入带动了先进封装技术产业的发展。英特尔瞄准下一代HPC与量子计算，在过去的10年，投资10亿美元，在美国亚利桑那州建立了专门的研发线和供应链，计划自2030年开始量产玻璃基板封装芯片。台积电将玻璃基板与扇出面板级封装（FOPLP）技术深度融合，构建高密度互连解决方案，预计FLOPLP技术将在2026年后逐步成熟并导入量产，更复杂的芯片一面板一基板封装CoPoS（Chip-on-Panel-on-Substrate）工艺的量产时间预计在2028年年底至2029年上半年。同时，三星以“大板降本、小板抢速”双轨整合玻璃基板，抢占先进封装的市场。

我国先进封装的发展除了靠长电、通富微、华天三大封测厂带动外，也在不断出现新模式：

一是晶圆代工厂和封测厂合作。例如，盛合晶微半导体（江阴）有限公司，前身是中芯国际与长电科技的合资公司——中芯长电半导体（江阴）有限公司。2021年，中芯国际、长电科技同步全额退出所持股份后，该公司正式更名为盛合晶微半导体（江阴）有限公司，并转变为独立市场化运营的先进封装企业。2021—2024年，盛合晶微连续完成多轮融资，累计融资规模超过20亿美元，持续加码2.5D、高密度凸块、3DIC研发与产能建设；2026年4月，盛合晶微正式登陆科创板，成为A股稀缺的中段先进封装、2.5D芯粒集成赛道上市平台。

二是晶圆代工厂扩展业务，2025年中芯国际持续完善先进封装前期布局，加大晶圆凸块（Bumping）产线投入，持续为外部封测企业与自有客户提供12英寸凸块加工、中介层制造服务。中芯先进封装研究院、全资子公司上海芯三维半导体，定位“晶圆制造+先进封装一体化协同”，和长电、通富、华天的OSAT商业模式存在本质区别。

三是研发中心产业化转化。7月29日，华进半导体先导技术研发中心有限公司的全资子公司无锡青峰半导体对外发布三维异质异构集成创新高地项目招标公告。该项目整体总投资额达50亿元，厂区规划建设两条对标国际水准的先进封装产线，第一条为12英寸三维异质异构集成光电融合封装产线，攻坚CPO光电互联技术；第二条为玻璃基板封装产线，深耕大尺寸玻璃基板、CoPoS、PLP核心工艺以及对应产品落地研发，瞄准当下高端异构集成赛道。华进半导体先导技术研发中心有限公司由中国科学院微电子所联合长电、华天、通富微等龙头企业成立，其初衷是为股东开发先导、共性技术，经过十多年的技术沉淀和机制调整，现已可以独立运行并成果转化。

四是相近行业转型。最具代表性的是沃格光电，该企业从做触控玻璃、盖板玻璃的精加工起步。2018年，当整个行业还在为有机基板的天花板发愁时，沃格决定押注TGV——在玻璃上打孔、填铜，让玻璃从显示材料变成封装基材。2026年，沃格光电已经建成了国内第一条全流程自主可控的TGV量产线，具备了年产10万平方米玻璃基板的规模化交付能力，将玻璃基板最小孔径做到5微米，深宽比达到100:1，达到了国际先进水平。其全资子公司湖北通格微承担玻璃基半导体封装产品产业化任务，其1.6T光模块玻璃基载板已完成小批量送样，进入CPO光电共封装领域。

在商业模式上，长电、通富微电、华天科技属于传统封测代工OSAT，覆盖“凸块—组装—基板封装—成品测试”全流程；中芯国际依托中芯国际主攻前端协同凸块与中介层；盛合晶微核心优势集中在中段硅片加工+硅基2.5D中介层集成，是国内少数具备大规模量产硅中介层2.5D封装能力的厂商，目前形成错位竞争与局部竞争并存格局。“十五五”期间，全行业在优化完善已有模式的同时，要不断探索适合我国封测产业快速、高质量发展的新模式，力争在先进封装赛道上保持领跑。

如今，我国从实际出发，持续稳定发展集成电

路封测产业。

“十五五”期间，先进封装需求旺盛，封测产业要集中优势力量攻关突破玻璃基板、光电共封CPO、万瓦级功耗散热等核心技术，确保我国保持在先进封装领域的话语权，抓住先进封装高速发展的大好机遇。与此同时，传统封装和测试产业也要与先进封装协同发展。

我国的集成电路产品整体水平，尤其是以AI芯片为代表的高端芯片，与国际领先水平之间仍有差距，中低端产品依然占我国集成电路产品的主体。2025年，我国生产的集成电路产品40%面向的是消费类。

对于集成电路封测产业而言，要服务好集成电路设计业，不能只盯着高端产品封测，传统封装仍然要健康发展。现如今，技术发展慢、同业竞争激烈是传统封装产业面临的主要问题。为解决这一问题，产业界需要优化业务分工，降低生产成本。

集成电路测试是芯片质量管控、良率提升的核心环节，贯穿芯片设计、晶圆制造、封装成品全链条。传统测试正在从“后端附属工序”，向着设计—测试—封装深度协同的全流程模式转型。

“十四五”期间，我国已形成封测厂内部测试与第三方专业测试协同的产业格局。

“十五五”期间，AI算力、汽车电子、工业控制、高可靠航天芯片拉动芯片复杂度持续走高，单芯片引脚数量、工作频率、功耗水平不断提升，传统测试模式已经难以适配新产品开发节奏，测试的价值由单纯“筛坏片”向“驱动设计优化、反馈制造工艺、支撑封装良率提升”转变。

目前，高端数字SoC、HBM、Chiplet、高速高频测试设备仍高度依赖进口，测试程序开发效率偏低，智能化测试技术与国际存在明显差距，三维形貌检测、凸点检测、空洞检测、中介层缺陷检测等设备仍由海外主导。KGD裸片测试、高速高频探针台、高端ATE设备存在明显本土化短板，需要强化顶层布局，集中优势力量突破瓶颈，攻关核心测试装备与关键技术。

在测试指标和协议标准化、设计和测试工作流程整合、开发高通量并行测试系统，保障集成电路封装测试业健康持续发展。

集成电路产业是高投入、高风险、高产出行业。例如，2016年合肥政府以144亿元押注国产DRAM赛道，投资长鑫存储，在连续十年承受亏损情况下始终坚守。长鑫存储在2025年才首次实现年度盈利，2026年乘着AI算力浪潮迎来业绩爆发，获得了回报。

从事集成电路产业，尤其是像玻璃基板、CPO产业这样需要高投入的先进封装领域，投资者和从业者都需要坚定信心、保持定力、耐住寂寞、持续发力，才能等到春暖花开。

先进封装技术难度大，更新换代快，一方面需要大的投资，加强基础研究；另一方面技术研发难度大，需要多方力量支持。

“十五五”期间，国家重大项目要向先进封装倾斜，要充分利用高校的资源，找准科学问题，联合材料、设备厂商、AI芯片设计企业、封测厂商组成创新联合体和产业集群，充分发挥行业协会的桥梁纽带作用，集中优势力量攻坚克难，促进成果转化和产业化，高质量发展我国集成电路封测产业。

