

微观察

先进封装主导地位凸显

本报记者 张心怡

智能体与生成式AI大模型的爆发,带来算力需求的指数级增长。然而,以微缩晶体管尺寸为核心的摩尔定律,正在面临物理极限与经济效益的双重挑战,难以满足AI算力对芯片性能的需求。5月28日启幕的“未来半导体生态大会·半导体封装测试暨玻璃基板生态展”,让《中国电子报》记者深刻体会到:先进封装已经成为提升芯片系统性能的主导力量,无论是“广义摩尔定律”“封装缩放定律”还是华为近期提出的“韬(τ)定律”,都在凸显先进封装的技术价值与协同效应。

奥芯半导体科技CEO莫建勇将传统的摩尔定律称为“狭义摩尔定律”。从2000年至今的约25年时间里,虽然晶体管数量大幅增长,但单个晶体管的开关速率(也就是处理器和加速器的主频)几乎没有提升,面临“功耗墙”的制约和挑战。“要想提升芯片系统性能,需要将先进封装与先进制程叠加的‘广义摩尔定律’。”莫建勇说道。

“单纯依靠狭义摩尔定律,已经很难满足当前的算力需求。所以我们将不同制程能力的晶体管集成在一起,也就是所谓的Chiplet(芯粒)或者Heterogeneous Integration(异构集成/异质集成)。我们将这种先进封装叠加先进制程的演进能力称为‘广义摩尔定律’。目前来看,‘广义摩尔定律’的主要任务在先进封装侧,也就是以先进封装延续摩尔定律。”莫建勇说道。

在“广义摩尔定律”的基础上,莫建勇还展示了由尺寸、密度、I/O互联主导的“Package Scaling(封装缩放定律)”。

结合图表演示来看,封装面积、裸片间互连密度、功耗、SerDes传输速率、PCIe速率、DDR速率、LPD-DR速率、晶体管密度(摩尔定律)、封装级I/O带宽都是推动系统性能增长的要素。其中,唯一比晶体管密度,也就是摩尔定律还要“陡峭”的是封装级I/O带宽。

封装缩放定律也反映了系统性能提升路径的五个趋势。一是I/O带宽的增长更为迅猛;二是从晶体



图为硅芯科技展示的“芯粒库共建生态”

管尺寸微缩转向封装与互连技术创新;三是从单一SoC转向Chiplet异构集成;四是从单纯依赖工艺微缩,转向架构、内存与网络的系统级协同优化;五是先进封装正在重新定义芯粒,包括CoWoS/CoPoS、EMIB、玻璃基板、CPO/NPO等技术。

华为公司董事、半导体业务部总裁何庭波在IEEE国际电路与系统研讨会发布的“韬(τ)定律”,也引发了现场嘉宾的思考,尤其是该定律与先进封装的契合点,以及为先进封装带来的机遇等。

SEMI中国总裁冯莉在致辞中提到,AI算力的爆发式增长对芯片性能提出了前所未有的挑战。近期,面对摩尔定律发展中遇到的物理和成本瓶颈,华为提出了“韬定律”,跳出了单纯依靠制程节点微缩的传统思路,以时间域优化为核心,依托逻辑折叠技术,结合微通孔、混合键合等技术,在现有的制程节点下提升了晶体管密度,降低了信号延迟。

“该理念与我们通常说的3D封装、玻璃基板以及近封装光互联等技术路线相契合,也让以‘时间缩放’为

核心的技术演进成为依靠制程节点微缩之外的产业发展新引擎。”冯莉说道。

硅芯科技创始人、CEO赵毅在接受《中国电子报》等媒体采访时表示,“韬定律”在细节上呈现了封装与设计耦合度越来越高的趋势,其迫切性和必要性会随着时间的沉淀而呈现出来。具体来看,先进封装不仅与芯片设计深度耦合,还将逐步主导芯片设计环节。传统的扇出封装是对单芯片进行简单封装,再将I/O引出来。而先进封装要将数个甚至数十个不同类型的芯片连接起来,如果没有一个好的互联设计,就会影响整个芯粒的性能。这就倒逼设计厂商从Die to Die(D2D,裸片间)、Multi-die、Chiplet to Chiplet的角度去全盘规划芯片设计。

“从每颗芯片的顶层架构规划开始,就要考虑模块、裸片间接口、I/O的输入输出怎么布局,以及Die内怎么放、Die间怎么连等。只有在每个环节都尽可能地优化设计,才能达到‘韬定律’提到的‘最优路径’。这个最优路径不是互联的

路径,也不是Die内的路径,而是全盘的路径。”赵毅说道。

“韬定律”倡导的高度协同,也为先进封装EDA带来机遇,并对其功能定位提出了新的要求。赵毅认为,EDA可以成为协同芯片系统各个环节的底层桥梁。这也意味着,EDA企业不能局限于标准化工具的提供商,而要成为解决方案的服务商。未来EDA企业可能要派团队驻场到芯片系统的各个环节,这在以往是不可想象的。

因此,硅芯科技发布了新一代2.5D/3D AI智能EDA Agent。该工具的底层逻辑是快速自动寻优、各环节深度协同,也就是面向需求,以最快的速度构建最适合的架构并实现出来。“我们的终极目标是需求一出来,AI Agent就能在一整套工具链的配合下,自动解决整个堆叠芯片的系统框架如何搭建,在布局布线、仿真等环节如何找到最优路径,怎么做逻辑堆叠,仿真与设计、仿真与验证如何协同等问题,并在客户的系统中实现自我迭代。”赵毅表示。

宏茂微电子(上海)有限公司首席科学家郭一凡:

先进封装已成为AI算力提升的核心引擎

本报记者 许子皓

近日,宏茂微电子(上海)有限公司首席科学家郭一凡在“未来半导体生态大会·半导体封装测试暨玻璃基板生态展”上指出,后摩尔时代先进封装产业有五大关键趋势:一是半导体技术发展进入人工智能阶段,AI算力投资与回报已同步显现;二是高带宽互连异构集成成为提升AI系统算力的核心路径;三是随着系统算力需求提升,三维集成先进封装技术将被广泛应用;四是CPO(共封装光学)加入,导致对封装模块的尺寸要求不断加大,催生板级封装新需求;五是AI推理和端侧场景应用的增长,将推动定制化、低成本的先进封装技术发展。

当前,全球AI产业正迎来爆发式增长,市场规模正以约40%的复合增长率高速扩张,预计到2030年达到约3.2万亿美元。随着大模型技术迭代与应用场景拓展,算力Token成本持续下降,形成“成本降低—场景普及—算力需求激增”的正向循环,云端智算中心、本地计算节点与端侧AI设备同步景气升温,为半导体封装整个产业链带来前所未有的发展机遇,也提出了更多更广的技术挑战。

面对摩尔定律放缓、单芯片制程微缩对算力提升贡献趋弱的行业背景,郭一凡强调,算力竞争的核心已从依赖单芯片制程进一步转向多芯片系统集成/优化能力。高带宽互连异构集成已成为提升AI系统算力的最佳途径,后摩尔时代的算力突破,必须依赖先进封装技术实现多芯粒的高效互连和协同。

目前全球高带宽互连先进封装市场中,CoWoS技术占据绝对优势,是解决片间互连的主流方案。CoWoS采用硅中介层搭配大马士革工艺,互联延迟低至0.5ns,带宽达亚微米级;微桥互连技术可省去硅中介层,但会增加整体成本与架构复杂度,二者共同构成当前高带宽互连的核心技术支持。

结合近半年技术迭代,郭一凡总结先进封装技术四大趋势。

一是CoWoS向3D堆叠演进。GPU、CPU、TPU等芯片通过TSV

硅通孔垂直集成,形成3D堆叠SoC,搭配HBM(高带宽内存)/HBS(高带宽存储),Hybrid Bonding(混合键合)与TSV(硅通孔)工艺需求激增。

二是玻璃基板进入实质应用,端侧方案成本性能双优。端侧AI对成本、散热、电性能要求严苛,玻璃基板凭借更低制程成本、更优散热性与电气性能,成为新型基板的可行方案,是端侧AI引擎规模化落地的潜在力量。

三是板级封装成为降本关键。随着Chiplet异构集成的尺寸不断增大,传统300mm晶圆适配方形AI芯片时,中介层面积利用率较低。以88mm×88mm的大尺寸中介层为例,单枚300mm晶圆上仅能排布5颗,利用率仅为55%。而转向300mm×300mm板级封装后,单面板可容纳9颗同规格中介层,产出效率提1.8倍,成本优势显著。郭一凡认为,随着Chiplet异构集成的尺寸增大,板级制程势在必行。此外,Chiplet通过Reticle Stitching(掩膜版拼接)技术也可以集成更大芯片。2023年,行业主流方案为支持8颗HBM的55mm×55mm中介层;预计到2027年,将升级为支持大于等于12颗的90mm×90mm中介层,直接推动大规模封装集成技术从概念验证走向产业化应用。

四是互连与存储瓶颈加速突破,CPO与HBS深度快速融入。AI推理需求的爆发式增长,正在推动CPO与HBS进入先进封装模块,以克服AI系统长期存在的“互连墙”与“存储墙”,实现更高带宽、更低延迟的系统通信,支撑AI大模型的高效运行。

郭一凡强调,在AI算力浪潮下,先进封装已从配套支撑升级为产业创新核心引擎。3D堆叠、板级封装、玻璃基板与光电互联融合,将持续打破存储与互联瓶颈,支撑AI算力高效落地。随着技术成熟与供应链完善,先进封装将推动AI产业从高投入转向稳健盈利,赋能半导体生态高质量发展。

(上接第1版)那架静卧的无人驾驶载人eVTOL,牵引着南美市场的目光。

去年年底,零重力飞机与巴西SAFE航空学院就RX1E-A电动固定翼飞机意向采购等达成合作。作为南美地区具有影响力的航空培训机构,SAFE长期致力于寻找环保、高效且经过市场验证的飞行培训解决方案。而RX1E-A以其零碳排放、低运营成本及在中国市场经过验证的高可靠性,精准匹配其核心需求,成为连接中巴通航产业的理想载体。

“随着‘金砖大家庭’的发展壮大,金砖国家新工业革命伙伴关系吸引力、影响力正在不断增强。”工业和信息化部部长李乐成在2026金砖国家新工业革命伙伴关系论坛开幕式上表示。

其中,中国正引领金砖国家经济合作向深层次、宽领域改变,越来越多转向共同发展人工智能、绿色能源和智能工厂,激活金砖更好发挥“大富矿”“大市场”“大工厂”叠加优势,构建互利共赢的产业生态。

中国电池头部企业宁德时代新能源科技股份有限公司与印尼国家矿业集团ANTAM、印尼电池公司IBC组建联合体,总投资近6亿美元,共同打造包括镍矿的开采和冶炼、电池材料、电池制造和电池回收等在内的动力电池产业链项目,将创造8000多个直接就业岗位、3.5万个间接就业岗位。该项目被印尼政府誉为“一级重要且惠及各方的合作”。

“新工业革命不是传统工业的简单升级,而是绿色化和智能化共

同驱动的产业变革。”宁德时代创始人、董事长兼首席执行官曾毓群说,“对于金砖国家来说,零碳科技不是负担,而是换道超车的新机遇,更是面向未来的竞争力。”

转型的浪潮奔涌而至。人工智能、自动化、机器人、数据分析正在重新定义全球生产体系、重塑产业竞争力。

冈比亚通信和数字经济部部长拉明·贾比介绍,该国正努力挣脱“技术消费者”的标签,转而成为“数字生产者”,通过铺设海底光缆、构筑国家级数据中心,并将人口红利转化为精英级数字劳动力,将非洲大陆托举为智能数据驱动的产业高地。

然而,“抱团升级”之路并非坦途。据联合国工业发展组织副总干事邹刺勇观察,无论是在国家之间,

还是在国家内部,都看到了显著的数字鸿沟,包括人工智能能力、产业完备程度等方面的差距。

如何跨越鸿沟,实现包容且可持续的共同发展?

标准是各国产业互联互通的重要基石。论坛上,国际智能制造联盟发布了智能制造国际合作倡议,呼吁从标准联通等多个层面共同构建开放包容、协同共赢的全球智能制造合作生态。

工信部数据显示,中国已制定智能制造国家标准498项、国际标准52项。《智能制造能力成熟度模型》被16万余家企业采纳,为各国企业智能化评估与规划提供了参考。

“加强标准协调,鼓励金砖国家标准化机构、行业协会与企业加强对话,优先在工业互联网、工业软

件、智能装备等领域推进标准兼容与互认,促进技术、产品与服务跨境流动。”中国工程院院士、国际智能制造联盟主席杨华勇建议。

透过论坛的窗口,另一个信号正在清晰:金砖智能制造合作,早已超越单纯的“买卖关系”,技术授权与联合研发正成为主流范式——技术持有方敞开核心能力,接收方深度融入研发适配,在双向奔赴中催生新的竞争力。

厦门腾基医疗将结肠癌早筛技术平台授权给俄罗斯企业,双方共同完成当地注册和市场推广;华金内燃机公司由中国和伊朗两国联合投资设立,双方技术人员共同研发并成功推出内燃机电控燃油喷射与尾气处理系统,以更低成本帮助伊朗实现内燃机环保升级。

从立足金砖国家深耕协作,到

借力“金砖+”平台吸纳更多新兴市场和发展中国家参与,新工业革命伙伴关系建设还在以新理念、新举措,让合作的枝叶不断延展,推动合作的途径更加便捷。

本次论坛上,新工业革命伙伴城市网络正式启动运作,将有效打通“国家—城市—企业”多级合作通道;产业合作案例集发布,为各国开展对接提供借鉴;来自10余个国家的学员参加“金鹭”卓越奖学金研修班,加深人才和技术交流。

“金砖国家不是碌碌无为的清谈馆,而是知行合一的行动队!”在世界经济新旧动能转换的关键期,新工业革命伙伴关系持续筑牢务实合作根基,推动“大金砖合作”枝繁叶茂,为全球经济复苏与产业升级注入源源不断的“金砖力量”。

奋力谱写新型工业化发展新篇章