

微观察

AI热潮激荡芯片产业



图为AMD CEO 苏姿丰在AMD AI开发者日上接受采访

本报记者 姬晓婷

对于长期关注AI算力的媒体人来说,过去的一周简直太精彩了:

周一,摩尔线程举行年度产品发布会,推出云边端算力底座全家桶。周二,AMD在上海举办AI开发者日,AMD董事会主席及首席执行官苏姿丰现身,现场再次被堵得水泄不通。周三阿里巴巴发布基于平头哥新一代AI芯片真武M890的128卡超节点服务器。周四凌晨,英伟达发布2027财年第一季度财报,营收达816亿美元,同比增长85%;净利润高达583亿美元,同比增长约211%。周五,联想发布2025年第四财季业绩,贡献出创纪录的财务报告,净利润36.1亿元,同比增长479%;华为举行鲲鹏昇腾开发者大会,发布AI DC数据基础设施全栈方案。

这一周,用网友的话来说:白天看A股,晚上追美股,甚至“520”“521”悄悄过去了都无知无觉。

最后盘点一下,这一周狂轰乱炸的消息释放出哪些信号?

AI算力的需求,还远远看不到顶

过去的一周,几乎所有发言人都强调AI基础设施的光明前景。

没有一个人说得清楚这个市场未来到底有多大,但每家企业势在必得的架势都在说明,增长不可限量。

在这一周中,许多创纪录的历史数据出炉:英伟达2027财年第一季度营收达到816.2亿美元,同比暴增85%;净利润创下583.2亿美元的历史新高。其数据中心收入为752亿美元,占总营收的92.1%。联想集团2025年第四财季实现营收1495亿元,创同季度历史新高,ISG基础设施方案营收达到390亿元,同比增长37%,AI服务器订单储备强劲,超过1400亿元。

在5月19日的AI开发者日上,AMD董事会主席、CEO苏姿丰列举了一组数字:目前全球有超过10亿人每日使用AI。苏姿丰判断,预计未来5年(到2030年)将有50亿人每日使用AI。

对于AI基础设施的未来市场,有分析机构提出了自己的判断。例如,市场分析机构Fortune表示,2025年全球人工智能基础设施市场规模为587.8亿美元,预计将从2026年的754亿美元增长到2034年的4979.8亿美元,预测期内年复合增长率为26.60%。

聚焦到国内市场,本土算力产业链也迎来了历史性的集体大爆发。

企业财报显示,寒武纪2026年第一季度

近日,几乎所有企业发言人都强调AI基础设施的光明前景,但没有人说得清楚市场未来到底有多大。

度营业收入达28.85亿元,同比暴增159.56%;海光信息第一季度营收达40.34亿元,同比增长68.06%;摩尔线程一季度营收达7.38亿元,同比大增155.35%,利润总额首次转正。受算力需求拉动,国产DRAM巨头长鑫存储今年第一季度营收暴增719.13%,至508亿元,净利润高达330.12亿元。

近日,在一场产业活动的公开演讲中,沙利文公司大中华区执行董事王耕野作出这样的判断:中国AI算力芯片市场2021年至2025年年复合增长率高达64%,2025年已经增长到2000亿元的级别,预计未来每年仍以约50%的速度增长,预计2030年该市场规模将突破1.6万亿元。

“Agent”原生端侧产品的设计思路,一旦验证成功,甚至将决定智能体时代的智能家居样态。

智能体牵引,端侧AI再获增长新引擎

“过去几个月行业发生的最显著变化,是AI智能体(Agentic AI)的全面崛起。”苏姿丰表示。未来每个人可能同时拥有5个甚至20个AI智能体在后台处理工作。

在过去一周的最新动态中,记者发现,这种应用范式的转移,除了给AI基础设施带来数量上的更高需求外,也给消费电子市场带来了基于智能体原生创新的产品形态。

摩尔线程在年度产品发布会上推出一款名为“AICUBE”的产品,定位是家庭AI中枢,既可以当做PC,也可以被当成家里的AI NAS(网络附属存储),还预装了智能体“小麦”。在摩尔线程的故事里,AICUBE能够用一个智能体串联家庭场景的几乎所有需求。因为内置CPU、GPU、NPU、VPU多种类型架构处理器,AICUBE可以充当电脑处理本地任务,可以充当视频内容处理器,借助视频超分技术将过去拍得不好

的、分辨率低的视频转化成高清视频播放。因为存储可扩展至12TB,AICUBE能够实现大容量记忆,详细记录家庭里每个人的信息和喜好。

在摩尔线程的演示视频里,AICUBE能够像管家一样,支持家里所有任务的“语音输入”,包括但不限于打印照片、给猫喂食等等,描绘了一个智能体全知全能的美好场景。

这种深入家庭场景的产品,给人带来一种错觉:仿佛这不是摩尔线程——一家AI算力芯片企业的发布会,而更像米家/海尔等家居品牌做的事情。

这个美好场景能否实现尚且存疑,毕竟要使家居“乖乖”听一个智慧盒子的话,最要紧的还是与不同硬件厂商之间的生态打通,而从过往像充电宝手机这样的尝试来看,生态壁垒的打通绝非易事。

但这种以智能体设计为核心理念的产品,一定会给产业带来启发甚至追随者。

比如,现有的智能家居中台会做得更大么?小米、海尔这样的家居厂商会更改原本的智能家居中台样式,使其算力更大、智能体能力更强么?

再如,老牌芯片企业早就有面向专业个人和企业级的工作站,它们会拓宽市场面,把自己“云边端”的故事搬进家庭场景么?

基于现实推断,摩尔线程之所以要推出家庭AI中枢,大概还是拓展产品线、证明其具备AI全栈服务能力服务,未尝看重这款新产品的市场销售数据。

但“Agent”原生端侧产品的设计思路,将带给产业关于产品形态、个人全景式Agent实现方法的诸多思考。而这条路线一旦验证成功,甚至将决定智能体时代的智能家居样态。

当前,市面上的算力芯片普遍处于紧缺状态,最终决定各类算力芯片市场走向的,是芯片能不能降低成本。

新老架构算卡都缺,关键在于降成本

在整个市场对AI基础设施需求走高的情况下,市面上的算力芯片普遍处于紧缺状态。不论是GPU,还是国产新架构,市场的接受度都是普遍走高的。而最终决定各类算力芯片市场走向的,是芯片能不能为客户降低成本。

5月18日,在首届人工智能院士论坛暨新架构智能芯片技术北京市重点实验室成立仪式上,与会嘉宾作出这样的预测:到2030年,全社会对Token的需求总量将远

超晶圆与存储的产能,未来的核心方向就是看谁能用既有产能产生更多的Token。无论是走通用路线还是垂直领域的ASIC芯片,谁能极致地帮客户优化“单位成本下的Token产出”,谁就能在这场算力紧缺的洪流中真正留下来。

降低用户使用难度也是帮助提升新架构芯片普及度的一条思路。中国信息通信研究院先进计算研究部主任王骏成分享了一个这样的测算:国内涌现出诸多人工智

能芯片企业,仅做云端训练推理的企业便能达到二三十家,加上端侧芯片厂商,这个数量将达到70余家。

AI芯片领域,海外市场是以英伟达为主导的。对于国内企业而言,要在有限的市场空间内发展得更好,做统一软件栈建设、通信库、算子库建设等非常必要。王骏成认为,如果国内AI芯片企业能够统一软件栈,那么用户在使用的时候便屏蔽底层硬件的差异,无须逐一适配。

华为发表“ τ 定律”

本报讯 5月25日,华为公司董事、半导体业务部总裁何庭波在2026国际电路与系统研讨会上正式发表了指导半导体产业发展的新原则—— τ 定律。这是中国在全球半导体领域首次提出指导产业发展的新原则。

“ τ 定律”提出以“时间缩放”替代“几何缩放”,以系统性降低时间常数(τ)为目标,通过逻辑折叠等创新技术,持续压缩信号传播时延,不断提升晶体管密度,实现半导体与电子系统的持续演进。

近年来,摩尔定律面临物理极限和经济效益双重挑战。随着晶体管“几何缩放”放缓,成本红利逐渐消退,如何跨越传统工艺路径的局限,探索出一条全新的可持续演进路线,以满足当下呈指数级攀升的计算性能需求,已成为全球半导体行业亟待攻克共同难题。

针对此难题,华为提出了“逻辑折叠(LogicFolding)”等核心技术,构建了贯穿器件、电路、芯片到系统层面的多层级协同优化体系。该体系以系统性降低时间常数 τ 为目标,旨在驱动各层级性能、能效、晶体管

密度的持续提升。

据了解,在过去六年的实践中,华为基于 τ 定律已成功设计并量产了381款芯片。其中,将于2026年秋季面世的麒麟芯片,率先采用了逻辑折叠技术,性能大幅提升。在器件层面,通过优化晶体管和互连电阻及寄生电容,从物理层面最大限度缩放器件级时间常数 τ ;在电路层面,通过逻辑折叠技术突破传统平面布局的物理边界,显著缩短关键路径的走线长度并有效降低信号传播的电阻和电容负载,实现晶体管密度和电路性能大幅提升;在芯片层面,通过“软件、架构、芯片”的全栈软硬芯协同设计,基于实际工作负载实现指令流和数据流的细粒度控制,提高系统级并行度和效率,大幅降低端到端执行时间;在系统层面,定义灵衢总线,重构计算系统互联协议,实现超节点的统一内存编址和原生内存语义,大幅降低系统通信时延。

何庭波预计到2031年,基于 τ 定律的高端芯片晶体管密度将达到1.4纳米制程的同等水平。(张琪玮)

英特尔玻璃基板技术有望2029年实现商用

本报讯 近日,在AI算力需求持续高涨、高端封装基板供应紧张的行业背景下,英特尔新一代玻璃基板技术迎来首度展出。OFC 2026光纤通信大会上,英特尔展示了搭载共封装光学(CPO)技术的玻璃核心基板原型,清晰展现出高端AI芯片未来的封装技术演进方向。

此次亮相的原型芯片基于玻璃核心基板打造,采用主动式光学封装(AOP)方案。展会同步展出了陶瓷基板与玻璃基板两款原型产品,材质特征差异明显。玻璃基板呈现透明外观,区别于紫褐色的陶瓷基板与绿色的传统有机基板,辨识度突出。这款玻璃基板原型集成四颗运算芯粒、四颗DRAM芯片及八颗小芯片(Chiplet),基板周边搭载四颗黄色芯片,为核心的共封装光学(CPO)接口组件。

当前玻璃基板技术成为半导体先进封装领域的热门研发方向,相较于传统有机基板具备显著性能优势。与此同时,AI产

业爆发带动全球高端封装基板需求激增,行业供需缺口持续扩大,全球主流ABF载板材料供应商味之素(Ajinomoto)已启动涨价,进一步推动行业加速探索玻璃基板替代方案。

业界高度关注玻璃基板的商业化落地节奏,英特尔长期布局该技术,旨在以玻璃基板替代传统有机封装基板。其合作厂商Amkor近期公开表示,相关玻璃基板技术预计三年内可实现商业化就绪,基于双方研发进度,行业普遍预期,搭载玻璃基板的终端产品有望在2029年至2030年正式推向市场。

相较于传统封装方案,英特尔玻璃核心基板具备多重核心优势,可实现十倍的互连密度提升,支持更多芯粒集成,适配CPO光学接口融合应用。同时,其矩形基板设计能够大幅提高面积利用率及生产效率,相比传统圆形晶圆工艺具备明显优势,未来有望大幅改善高端AI芯片封装效能,缓解全球高端基板供应紧缺的行业痛点。(姬晓婷)

我国EDA产业整合亟待提速

(上接第1版)芯和半导体技术市场总监黄晓波向《中国电子报》记者表示,芯片设计是典型的多物理场、多学科耦合问题——电、热、力、信号完整性、电源完整性、时序、功耗等维度彼此牵制。单一智能体、单一模型覆盖不了这种复杂度,强行覆盖可能会导致某个维度失真。因此,对于芯片设计而言,“多智能体协同”的实现方式不是工程选择,是物理约束。

多智能体协同的工作方式也与芯片设计的复杂性相契合。华大九天解决方案总监杨祖声表示,芯片设计属于长流程、多环节、强规则、可形式化的复杂工程。单智能体难以兼顾设计、验证、后端、调试多领域专业能力,而多智能体采用主控调度与各领域专业智能体的分工协同架构,可以实现能力互补、分工协作,匹配EDA全流程复杂设计的特点。

当前,海内外头部EDA厂商已推出多智能体协同产品并正在验证可行性。

张克非表示,智能体会逐渐覆盖四类功能:第一,跨厂家的全工具链使用,未来如果行业能建立统一的工具接口标准,智能体就可以熟练使用所有常用EDA工具,打破各自为战的局面;第二,稳定完成特定设计任务,比如逻辑综合、布局布线等,EDA供应商的智能体能提供基础能力,但真正有竞争力的基于特定场景和产品的Know-how,会留在芯片设计企业内部。第三,现场的代码编写能力,当没有现成工具可用时,智能体有可能现场开发所需工具,从“工具的调用者”变成“工具的创造者”。第四,全局视角的优化能力,随着多智能体协同的成熟,智能体群有可能探索出人类想象不到的全局优化方案。

成功验证,合见工软推出的UDA2.0未来将逐步覆盖更多的功能。包括更复杂、更大规模的子系统及SoC级别的设计,并有力支持子系统级别的PPA优化;验证场景从模块级验证(UT)向子系统级、芯片级验证扩展,将支持验证计划生成,更复杂的验证场景规划,覆盖率收敛驱动优化等;从当前聚焦的数字、覆盖RTL设计验证),逐步向后端物理实现(如逻辑综合、布局布线)环

节渗透,实现从Spec到GDSII的更多自动化环节。

产业整合提速

智能体搭建并不难,在EDA工具的基础上叠加以大模型为支撑的交互,就能包装出一个智能体。也正因如此,智能体的实现效果其实有赖于EDA工具本身的能力和智能体可调工具的广度。

在AI能够串联万物,只要可串联便可实现超指数级效率提升的当下,智能体进入EDA产业也将加重产业的马太效应。

具有更全工具链的公司,其智能体产品调用工具的能力也更强,这意味着一家公司能够实现更大范围的工作流自动化。对于用户而言,这也意味着更少的页面之间的跳转,使用体验更优、生产效率更高。

相比之下,只具备点工具的EDA公司在智能体普遍接管芯片设计的背景下,市场竞争力将更差。

“串链”的事情,从EDA诞生之初就没停止过。海外三大EDA头部企业也都是靠兼并实现壮大的。而AI、智能体的出现,又将给产业兼并增加一层正当性和市场合理性。

对于国内EDA产业而言,“串链”“整合”更是迫在眉睫。国产EDA企业仍有100家左右的数量规模,但所有企业的市场占比、从业人员的总和仍不可与全球三大头部EDA厂商比肩。在这样的情况下,国产EDA厂商林立,但各自只有个别点工具布局将不利于我国EDA产业竞争力的建设。

AI加持下,这种“强者更强”“弱者更弱”的产业格局恐怕会更加明显。

在泛AI领域,这个现象已经有了前车之鉴:一家AI初创公司,瞄准的是某个功能/细分市场,当这家公司把商业化链路打通,完成了市场验证,便会被并购,被内生为大厂庞大产品体系中的一个skill。

对于很多初创企业而言,这乍一听有点像个恐怖故事。

但对于亟须整合重组的国产EDA产业而言,却未尝不是件好事。