



半导体厂商竞逐2nm

本报记者 王信豪

2024年1月5日，一辆载着印有“ASML”LOGO保护箱的卡车驶入美国俄勒冈州(Oregon)的英特尔希尔斯伯勒(Hillsboro)园区。箱身上绑着红绳，并系了蝴蝶结，里面是荷兰ASML研制出的全球首台高数值孔径极紫外光刻机(High NA EUV)的一部分。

这是目前唯一能够实现2nm工艺的光刻机，它的交付，意味着全球范围内的芯片“制程大战”将进入2nm阶段。在当前台积电领先、英特尔和三星加紧追赶的晶圆制造格局中，不论是想保持领先，还是想弯道超车，都将2nm视为竞争的“致命武器”。2nm果真能担此重任吗？随着2nm之战越来越近，有必要厘清业界的2nm情结。

得ASML者得2nm？

“如果单讨论2nm工艺的实现，毫无疑问，ASML的0.55数值孔径EUV光刻机是一切的先决条件。”业内专家莫大康告诉《中国电子报》记者。

从纵向的晶圆生产流程来看，设备与硅片是晶圆生产活动的起点，优先级高于光刻胶以及其他应用于生产过程中的气体材料。设备升级是实现2nm工艺节点飞跃的必要条件，而材料升级是锦上添花的部分。

从横向的平替设备来看，极紫外光刻是成熟度最高的方式。在极紫外光刻之外，佳能全力押注纳

米压印技术。不同于将光照直接打在掩膜版上，并通过透镜最终折射在晶圆上的极紫外光刻，纳米压印是将电路图形通过“盖章”的方式压在晶圆上的一种技术路径。佳能CEO御手洗富士夫曾表示，纳米压印单次光刻工序的成本为传统光刻成本的二分之一。虽然纳米压印具有成本优势，但是由于其工艺存在一定特殊性，且对于制造环境的要求很高，加之当前还未出现量产的成功案例，想要通过纳米压印实现2nm还需时间检验。

2nm与EUV设备高度绑定，这

几乎是不争的事实。因此，几家晶圆代工企业必须和世界唯一的光刻机设备厂商ASML“搞好关系”。

1987年，台积电刚刚成立，ASML还是飞利浦旗下的一家小公司。飞利浦以芯片技术换取了台积电27.5%的股份。1988年，台积电因为厂房发生火灾，向ASML一口气订购了17台光刻机，两家企业从此建立联系。在之后数十年的岁月中，ASML的新设备都会交付给台积电，而台积电也会将在晶圆厂积累的数据反馈给ASML。

2012年，三星以363亿韩元购买了ASML 3%的股份。2023年12

设备升级是实现2nm工艺节点飞跃的必要条件，而材料升级是锦上添花的部分。

月，三星电子董事长李在镕随韩国总统尹锡悦访问ASML总部，并宣布将与ASML共同投资1万亿韩元在韩国建立研究中心。

成立不久的Rapidus也频繁向ASML示好，并派遣员工进入ASML学习，足见其对光刻设备的重视。

英特尔早在2022年1月就宣布向ASML发出了第一份采购订单，约定购买后者0.55数值孔径的EUV光刻机。2024年，随着ASML的订单陆续交付给芯片制造厂和IDM，2nm将进入“竞速赛”阶段。

不论是实现量产，还是通过新架构提升良率，背后都牵扯到2nm的制造成本问题。

消磨这些随机性极强的误差。”

目前，三星电子采用GAA架构来防止背面漏电，以求提升3nm的良率。英特尔在20A工艺上采用了RibbonFET架构，功能与GAA相似，这也被视作在为未来的18A工艺进行技术积累。而台积电3nm仍然使用FinFET架构，转为GAA架构可能要等到2nm之后。

不论是实现量产，还是通过新架构提升良率，背后都牵扯到2nm的制造成本问题。

对于晶圆厂而言，量产2nm所需的设备成本和研发成本将一路走

高，性价比则会降低。机构预测，2nm晶圆片的价格约3万美元，比3nm要贵50%。同时，由于良率较3nm更低，这将使晶圆厂承担更多的次品压力。

据悉，苹果在3nm订单中只向台积电支付了质量达标的那部分晶圆费用，进入2nm阶段后，台积电将不可避免地承担更大比例的次品成本。

虽然2nm无法为晶圆厂带来立竿见影的经济收益，但从长期来看，率先实现2nm能够带来良好的品牌效益。

未来的2nm之争，以光刻机为起点，最后还是要落在客户对高良率产品的信任之上。

高良率量产是道坎儿？

先做出2nm就意味着立于不败之地吗？答案当然是否定的。产业界关注的并非2nm的生产，而是量产。早在2021年5月，IBM就已经通过多重曝光技术实现了2nm工艺，这也是Rapidus派员工去IBM学习其先进技术的主要原因。但是IBM的成果科研属性强于商业属性，换言之，它既没有能够生产2nm工艺的光刻机，同时也不具备其他芯片制造厂量产2nm的资金和生产线，也就无法应对未来持续增长的先进工艺的需求。

在量产之外，还有良率的问题

需要晶圆厂考虑。

以目前台积电和三星的3nm为例，其良率基本在60%~70%浮动，而如果到2nm阶段，良率只可能更低。

“影响良率主要有三个因素，一是刻蚀精度，这个通过设备可以有效解决；二是硅片的缺陷密度，它与加工过程及材料等有关。”莫大康表示，“重要的是随着制程的升级，过小的尺寸容易伴生量子隧穿效应，甚至是漏电现象。这会导致许多随机误差的出现，而晶圆厂凭借现有的技术，也很难在短时间内定位和

然而，在3nm中拔得头筹的苹果在消费者实际使用中却出现了发热现象，除了iPhone15所使用的钛金属手机外壳之外，也可能与台积电3nm未使用GAA架构有关。

另一方面，长久的深度合作拉高了终端厂商的技术迁移难度。“这是工艺黏性的问题。芯片设计企业选择某家代工厂，代表着双方之间的技术融合已经成功，而如果此时切换到其他代工厂，就意味着IP、EDA等技术都需要重新磨合，这要花费很长时间，同时由于工艺越来越先进，迁移带来的风险也越来越大。”莫大康表示。

目前，苹果、英伟达、高通、

AMD等设计企业都与台积电建立了深度绑定的合作生态。根据台积电2023年第三季度财报，智能手机和HPC领域的订单占据了81%的营收占比。其中，智能手机领域环比增长率更是高达33%。

苹果与台积电的合作已有十余年，长期深度的合作关系无形中提升了客户的迁移成本。不过，各芯片设计企业也在尝试将产能需求分散给多家代工厂，以此削弱长期合作带来的工艺黏性。

英伟达不止一次在公开场合透露了自己与英特尔合作的意愿。在2023年12月，英伟达首席财务官Colette Kress在接受采访时

表示：“台积电一直是出色的公司，我们也请了三星代工相关芯片，当然，我们乐意见到第三家。”而高通目前虽由台积电独家代工，也在观望三星电子在GAA架构不断磨合之下的良率提升效果。

在2nm的竞争中，英特尔已经获得了拥有首台高数值孔径EUV光刻机的先机；台积电既有3nm量产经验，又有长期以来与客户维持的紧密联系；三星电子手握GAA架构，不仅频繁释放良率提升的信号，还传出2024年第一季度其代工业务将降价10%~15%。未来的2nm之争，以光刻机为起点，最后还是要落在客户对高良率产品的信任之上。

时隔15个月 全球半导体销售额首次同比增长

本报讯 记者姬晓婷报道：近日，美国半导体行业协会(SIA)宣布，2023年11月全球半导体行业销售额总计480亿美元，比2022年11月的456亿美元总额增长5.3%，比2023年10月的466亿美元总额增长2.9%。

SIA CEO John Neuffer表示：“2023年11月全球半导体销售额是自2022年8月以来首次同比增长，这表明全球芯片市场在进入新的一年之际继续走强，2024年全球半导体市场预计实现两位数增长。”

从地区来看，中国大陆(7.6%)、亚太其他地区(不含中国大陆和日本，7.1%)和美洲(3.5%)的销售额同比增长；中国大陆(4.4%)、美洲(3.9%)和亚太其他地区(不含中国大陆和日本，3.5%)的月度销售额环比有所增长；日本(-0.7%)和欧洲(-2.0%)的月度销售额环比下降。

据统计，截至2023年11月，全球半导体行业销售总额已实现从2023年3月以来连续8个月环比增长。但2023年全年销售总额预计将不及2022年，且存在较大差距。

高通迈向 人工智能第二阶段

本报讯 记者姬晓婷 实习记者赵宇彤报道：美国拉斯维加斯时间1月10日，高通总裁兼首席执行官克里斯蒂亚诺·安蒙(Cristiano Amon)在CES2024上发布主题演讲，称高通正在从第一阶段迈向第二阶段。安蒙表示，此前高通一直致力于研发人工智能(AI)引擎，下一阶段将重点探索开发不同领域的应用，包括手机、电脑和汽车等，让AI更深入地融入生活。

“大概在十年前，我们就意识到下一代计算将‘无所不在’。尽管我们有CPU、GPU，但也会有下一代计算形式，这就是AI加速计算。”安蒙在本次演讲中提到，高通一直在努力开发新技术，以便在不影响电池使用寿命的情况下实现低功耗，支撑高性能计算。

面对生成式AI带来的挑战，高通正在积极探索生成式AI在终端侧部署和落地的可能性，让生成式AI从云端向终端转移。在本次CES2024演讲中，安蒙分享了骁龙(Snapdragon)处理器在PC端和汽车方面的应用进展。

在PC端，高通表示正与微软

合作，联合开发下一代PC。针对用户对PC产品的移动性、运行速度和电池使用寿命等需求，为PC打造最快的处理器。在2023骁龙峰会上，高通正式发布面向PC市场的高性能处理器骁龙X Elite，AI引擎性能达到75TOPS，为消费者带来“新一代的Windows体验”。

在汽车方面，高通在CES2024带来骁龙数字底盘产品组合，包括数字座舱、车联网技术、网联服务、先进驾驶辅助与自动驾驶系统。在安蒙看来，人们可以在车内交流、娱乐和工作，并通过语音和汽车“沟通”，下达指令，汽车已经成为生成式AI新的落地场景。

此前高通预计，2026年其汽车部门的销售总额将达到约40亿美元，2030年前将增至90亿美元。而在CES2024展上，安蒙表示：“我认为我们已经领先于这些目标。”

“基于汽车和PC领域的进展，高通在通信、计算等领域的技术优势将得到凸显。”安蒙表示，“我们正在从一家无线通信公司转变为一家互联处理器和人工智能公司。”

力积电认为在中国大陆 建晶圆厂成本全球最低

本报讯 记者姬晓婷报道：近日，力积电(前身为力晶半导体)董事长黄崇仁在接受媒体采访时表示，在力积电于2023年年初透露将通过技术转移协助印度建晶圆厂之后，已有7~8个国家邀请力积电去当地建厂，但是从成本方面来看，各地建厂成本都高于中国台湾。建厂成本低于中国台湾的，只有中国大陆。

黄崇仁透露，找力积电协助建厂的国家有日本、越南、泰国、印度、沙特阿拉伯、法国、波兰、立陶宛等。

黄崇仁表示，根据其从内部掌握的数据，台积电在日本的生产成本是中国台湾的1.5倍，建厂成本是中国台湾的2.5倍。也就是说，台积电在日本的建厂需要7~8年才能赚钱，即建厂营运3年后才能赚钱。

对于赴美建厂，黄崇仁一直不看好。他表示，台积电在美国亚利桑纳建厂的综合成本是中国台湾的2倍。“美国在IC设计和设备制造部分具有竞争力，但是在晶圆制造环

节，中国台湾具有领先地位，有赢的条件，不是随便就可以被拿走。”黄崇仁说，“中国台湾半导体产业能够在世界上领先，包括工程师素质高、产业国际化、成本相对低廉等诸多因素，而这些不是单纯地搬到美国能够满足的。”

相比较而言，力积电2023年3月在中国台湾建设的铜锣厂，2024年内就能实现盈亏持平。

在比较全球各地建厂的综合成本后，黄崇仁指出，只有中国大陆半导体建厂成本比中国台湾更低一些。

1月11日，晶圆代工企业力积电董事长黄崇仁在出席活动时向媒体证实，应印度政府要求，将与印度政府签署合作协议，协助印度在当地建立晶圆厂。与自身花费大规模资本投资建厂的方式有所不同，此次在印度建厂，力积电将改为采取技术合作的方式，与印度政府或相关厂商合作设厂。但最近，黄崇仁也透露称，在印度的建设成本是中国台湾的数倍。

投资622万亿韩元 韩国欲建世界最大半导体产业集群

本报讯 记者王信豪报道：当地时间1月15日，韩国产业通商资源部(MOTIE)和科学与信息技术部(MSIT)举行了关于培育全球最大半导体集群措施的联合讨论会，并计划通过622万亿韩元(约合4710亿美元)的私人投资，在现有半导体产业集群的基础上再增加16个生产工厂和研发机构，预计于2047年构建具有共37个工厂的“巨型集群”。

“巨型集群”区域是指韩国半导体行业公司较为集中的器兴、平泽、安城、龙仁、利川、水原和板桥地区。该集群覆盖面积约2100万平方米，涵盖材料设备与零部件制造商、芯片制造厂、Fabless以及相关芯片技术的大学。该集群

预计于2030年达到共770万片晶圆的月产能，并将新增约346万个就业岗位。

据了解，韩国政府将培育高带宽存储(HBM)和其他尖端芯片的生产线，以及用于生产2nm以及更加先进工艺的芯片制造生态。韩国预计新工厂的建设将产生约为650万亿韩元的经济效益。

1月11日，韩国产业通商资源部部长安德根访问SK海力士。安德根表示，IT行业和存储芯片价格的反弹提振了半导体行业，为满足人工智能和相关应用对HBM和DDR5等芯片的巨大需求，韩国有必要以平泽等地区为中心进行大规模投资。