



# 半导体设备五强酝酿变局

本报记者 张心怡 实习记者 赵宇彤

通用人工智能的浪潮催生了对高性能计算芯片的需求,作为芯片制造的核心设备,EUV光刻机备受关注,ASML的重要性越发凸显,而在这股浪潮中,半导体设备市场的格局也在悄然生变。

2023年上半年,全球半导体设备厂商市场规模排名出现调整,CINNO Research最新的统计数据显示,2023年第三季度,ASML营业收入继续占据全球设备商第一名的位置,超过过去长期位居榜首的美国应用材料公司。

## 变局初显端倪

长期以来,半导体设备市场都呈现“五强分立”的局面。

CINNO Research 统计数据显示,2020年至2022年3年间,在全球上市公司半导体设备业务营收排名中,美国公司应用材料均稳居榜首,紧接着依次为荷兰公司ASML、美国公司泛林、日本公司东京电子和美国公司科磊,常年“霸榜”半导体设备市场规模前五名。

作为产业链的关键支撑环节,半导体设备应用于从晶圆制造到封装测试的全链条,因此不同半导体设备厂商的主攻方向也各有侧重。泛林集团、东京电子在薄膜沉积、刻蚀领域具备领先优势;科磊在半导体前道检测设备领域占据了半壁江山;ASML专注于光刻机的研发和制造,是高数值孔径

## AI成超车新赛道

“今年大模型热潮带来对AI芯片需求的迅猛增长,越来越多的AI企业需要训练千亿或万亿参数以上的大模型,叠加边缘推理需求的爆发,催生了对先进制程的强劲需求。”业内专家向《中国电子报》记者表示。

分析机构Omdia的统计数据显示,英伟达在第三季度售出包括A100和H100在内的共50万块AI芯片,其中,A100和H100分别采用7nm和4nm制程;此外,作为晶圆代工巨头,台积电公开披露数据显示,今年前三季度,5nm制程的营收在总营收中的占比均为最高,分别为31%、30%和37%,其次为7nm制程,占比分别为20%、23%和16%,7nm及以下的先进制程始终是台积电的营收

## 市场格局乾坤未定

尽管ASML一路高歌,暂时位居半导体设备营收榜的领先地位,但这并非定局。

一方面,ASML光刻机对中国市场的依赖程度逐渐加深。2023年ASML连续三个季度的财报数据显示,中国市场对ASML的营收贡献率逐渐飙升,从2023年第一季度的8%到第二季度的24%,第三季度更是骤增至46%,当季ASML总销售额为67亿欧元,其中约31亿欧元来自中国,再创新高。

对此,ASML首席财务官Roger Dassen解释称:“本季度中国市场大部分出货量都是来自2022年及之前的订单。”

EUV(极紫外)光刻机的唯一供应商;而应用材料则兵分多路,拥有广泛的工艺组合,产品线也更加全面,涵盖了半导体制造的数十种设备,因此能长期稳坐半导体设备第一大供应商的宝座。

然而,看似稳定的市场版图背后,厂商间的竞争暗流涌动,正酝酿着一场看不见的变局。

2023年上半年,全球半导体设备厂商市场规模排名出现调整。ASML以超148亿美元的营收跃至榜首,应用材料凭借124亿美元的营收紧跟其后,东京电子也反超泛林夺得第三名,科磊则依旧名列第五。

2023年第三季度,ASML的领先优势进一步凸显。CINNO Research统计

主力。

值得一提的是,先进制程离不开先进的光刻机设备。目前,极紫外(EUV)是全球最先进的光刻技术,更是7nm工艺芯片的关键设备。ASML作为极紫外(EUV)光刻机的唯一供应商,自然成为AI浪潮中当之无愧的“弄潮儿”,考虑到高端光刻技术的复杂性和研发成本,短期内竞争对手难以追赶ASML的技术优势。ASML 2023年第三季度财报数据显示,第三季度新增订单金额为26亿欧元,其中5亿欧元来自EUV光刻机订单。

除算力芯片外,存储芯片大厂也纷纷瞄准先进制程技术。继三星率先使用EUV光刻机量产14nmDRAM芯片后,SK

海力士、美光也宣布将生产基于EUV的DRAM,EUV日渐成为存储巨头的争夺焦点。

赛迪顾问集成电路产业研究中心研究员邓楚翔向《中国电子报》记者表示:“AI芯片多采用28nm以下的先进制程,AI技术的发展对先进制程设备需求激增,ASML在先进制程光刻设备细分领域处于垄断地位,按照目前整体营收增速存在反超趋势。”

受终端市场疲软的影响,东京电子和泛林上半年的营收均出现一定程度的下滑,但相较美国本土半导体厂商而言,日本受地缘政治影响较小,或将导致东京电子和泛林集团营收排名出现短暂波动。

看似稳定的市场版图背后,厂商间的竞争暗流涌动,正酝酿着一场看不见的变局。

发现,前五大设备商的半导体业务以超220亿美元的总营收占据Top10营收合计的88%。其中,ASML第三季度营收约71亿美元,不但是五大厂商中唯一实现当季营收同比增长的企业,在前五大厂商总营收的占比更是达到32%。

“全球半导体市场的需求变化直接影响了ASML的业绩。”业内专家在接受《中国电子报》记者采访时表示,“随着AI、5G、物联网等技术的发展,对高性能芯片的需求持续增长,这都支撑了ASML的业务增长。”

知名半导体行业分析师Robert Castellano认为,ASML将在2023年超越应用材料,成为WFE(晶圆前端)半导体设备领域的顶级供应商。

目前,极紫外(EUV)是全球最先进的光刻技术,更是7nm工艺芯片的关键设备。

海力士、美光也宣布将生产基于EUV的DRAM,EUV日渐成为存储巨头的争夺焦点。

赛迪顾问集成电路产业研究中心研究员邓楚翔向《中国电子报》记者表示:“AI芯片多采用28nm以下的先进制程,AI技术的发展对先进制程设备需求激增,ASML在先进制程光刻设备细分领域处于垄断地位,按照目前整体营收增速存在反超趋势。”

受终端市场疲软的影响,东京电子和泛林上半年的营收均出现一定程度的下滑,但相较美国本土半导体厂商而言,日本受地缘政治影响较小,或将导致东京电子和泛林集团营收排名出现短暂波动。

半导体技术的发展方向可能会对市场前景产生影响。若出现颠覆性的新技术,可能会改变对传统半导体设备的需求。

美元在纽约建立下一代High-NA EUV半导体研发中心,推动未来十年的半导体创新。

值得关注的是,其他新兴市场的半导体企业也在积极发展自身技术和生产能力,有望成为有力竞争者。佳能全力加码纳米压印技术,其半导体机器业务部长介绍称,该技术无须光刻也能生产2纳米芯片。

“从长期来看,半导体技术的发展方向可能会对市场前景产生影响。”业内专家告诉记者,“如果出现颠覆性的新技术,可能会改变对传统半导体设备的需求。”

# 佳能光刻机突破2nm制程?

2023年12月25日,佳能半导体机器业务部长岩本和德表示,佳能采用纳米压印技术的光刻机有望生产2nm芯片,且成本可以降至传统光刻设备的一半。在岩本和德发声4天以前,荷兰半导体设备制造商ASML宣布,已向英特尔交付了全球首台High NA(高数值孔径)EUV(极紫外)光刻系统,支持2nm制程及以下工艺的芯片制造。佳能紧随其后,颇有在声势上与ASML摆开擂台的用意。佳能首席执行官御手洗富士夫表示,纳米压印技术将为小型半导体制造商生产先进芯片开辟一条道路,使得生产先进芯片不再是少数半导体制造巨头的游戏。但是谁敢用、谁会用,佳能目前急需一个代表性客户。

本报记者 张心怡 实习记者 赵宇彤

## 光刻机存在两条技术路线之争

同样以2nm制程为目标,ASML与佳能却提出了两种不同的技术路径。

自1958年美国德克萨斯公司利用光刻技术试制世界上第一块平面集成电路以来,光刻技术已经支撑了半导体60余年的发展。ASML作为全球光刻机巨头,基于深厚的技术积累和长久的发展惯性,率先推出High NA(高数值孔径)EUV(极紫外)光刻机,通过提升光刻机数值孔径,增强芯片的制造精度、性能和稳定性,将光刻技术延续到2nm及以下制程的应用中。

佳能则另辟蹊径,尝试以纳米压印技术制造2nm芯片。岩本和德介绍称:“纳米压印光刻技术是将刻有半导体电路图的掩膜压在晶圆上,只需一次压印,就能在合适位置形成复杂的二维或三维电路,若改进掩膜,甚至能生产电路线宽为2nm的产品。”

具体来讲,不同于传统“投影”的光刻技术,纳米压印更类似于“印刷”。具体来看,纳米压印包括图形压印和图形转移两个环节,先把栅极长度只有几纳米的电路刻在掩膜上,再压印在涂有光刻胶的晶圆上形成电路,最后通过热压或者UV光照的方式使图案固化,只需一次压印脱膜就能制造更先进的高性能芯片。目前佳能的纳米压印技术能印制的图案最小线宽为14nm,随着掩膜技术的改进,有望实现10nm的电路图案,相当于2nm工艺节点。

由于纳米压印技术只替代了光刻环节,与刻蚀、薄膜沉积等其他芯片制造工艺完全兼容,因此只需要引进规模更小的纳米压印设备,就能顺利接入现有产业,既能降低设备成本和能耗,提高研发效率,也有助于减轻芯片制造商对EUV光刻机的依赖。

## 纳米压印技术优势还有待验证

无疑,2nm芯片制造设备的突破为全球芯片制造商的激烈竞争增添了新变量。在尖端芯片制造设备的争夺战中,纳米压印技术能否成为EUV的“平替”还有待验证。

事实上,佳能在2014年就全力加码纳米压印技术,收购了主攻纳米压印基础技术研发的Molecular Imprints股份有限公司。据了解,此前该公司就曾致力于用纳米压印技术完成32nm逻辑节点制造,但受制于生产效率、资金和良率等问题,进展不及预期。佳能完成收购后,将自身镜头技术与Molecular Imprints的曝

光技术相结合,并与日本存储芯片制造商铠侠(Kioxia)达成合作,近十年来共同研发纳米压印技术。2023年10月,佳能正式推出能够制造尖端芯片的纳米压印设备FPA-1200NZ2C。

然而,现实总是比理想“骨感”。从前端设计、后端制造到封装测试,半导体产业链环环相扣。在制造设备上游的材料环节,光刻胶等所有材料都需要经过严格匹配和长期调试;在产业链下游的应用环节,设备厂商也需要与晶圆代工厂共同调试和磨合。对佳能的纳米压印技术而言,能否得到产业链上下游的技术验证和认可,是下一步发展的关键挑战。

“半导体制造是一个非常长的产业链条,仅一项光刻技术或者纳米压印技术的突破,对整体的影响仍需在生产过程中检验。”半导体专家罗国昭告诉《中国电子报》记者,“在先进制程中,光刻技术一直面临着多次曝光和定位精度的难题。虽然佳能的纳米压印技术在理论上解决了聚焦和衍射偏差的问题,并具有成型一次的优势,但这些理论优势能否在具体生产过程中兑现,还有待观察。”

## 谁敢用? 谁会用? 是个问题

在2nm芯片制造设备的争夺中,佳能投石问路,摸索前行,尝试打开全新市场增量,但要想真正坐上牌桌,关键仍在于市场认可。在罗国昭看来,在科技领域里有很多先进的技术和产品,最后的发展却不尽如人意,重要的原因是没有市场,或者是没有形成产业链联盟,这也是佳能目前面临的挑战。

客户,是佳能纳米压印技术亟须打通的第一个节点。“ASML最近十几年的快速崛起,与它的商业模式密切相关,ASML的主要客户也是它的股东,比如三星、英特尔和台积电。因此ASML的产品能率先得到应用,客户也会为ASML提供技术支持,这就奠定了ASML在尖端半导体用户市场中的绝对优势。”罗国昭进一步向记者解释,“目前佳能的纳米压印技术只是证明了其技术能力,但最难的地方是谁敢用、谁会用,佳能目前急需一个代表性的客户。”

佳能首席执行官御手洗富士夫曾表示,该公司新的纳米压印技术将为小型半导体制造商生产先进芯片开辟一条道路,使得生产先进芯片不再是少数半导体制造巨头的游戏。这或许是一条与ASML错位竞争的路线。

如果纳米压印能让先进制程变得“水到渠成”,对于晶圆代工的市场格局和芯片技术的创新节奏,都会产生重要影响。但要做到这一点,佳能要解决的问题还有很多。

# 2024年全球晶圆产能将达到每月3000万片

本报讯 近日,SEMI在其最新的季度《世界晶圆厂预测报告》中宣布,全球半导体每月晶圆(WPM)产能将在2023年增长5.5%至2960万片后,预计2024年将增长6.4%,首次突破每月3000万片大关(以200mm当量计算)。

2024年的增长将由前沿逻辑和代工,包括生成式人工智能和高性能计算(HPC)在内的应用的产能增长,以及芯片终端需求的复苏推动。由于半导体市场需求疲软以及由此产生的库存调整,2023年产能扩张放缓。

SEMI总裁兼首席执行官Ajit Manocha表示:“全球市场需求的复苏和政府激励措施的增加,推动了关键芯片制造地区晶圆厂投资的激增,预计2024年全球半导体产能将增长6.4%。全球对半导体制造业对国家和经济安全的战略重要性的高度关注是这些趋势的关键催化剂。”

《世界晶圆厂预测报告》显示,从2022年至2024年,全球半导体行业计划开始运营82个新的晶圆厂,其中包括2023年的11个项目和2024年的42个项目,晶圆尺寸从300mm到100mm不等。

中国引领半导体行业扩张。报告指出,在

政府资金和其他激励措施的推动下,预计中国将增加其在全球半导体产能中的份额。预计中国芯片制造商将在2024年开始运营18个项目,2023年产能同比增长12%,达到每月760万片晶圆,2024年产能同比增加13%,达到每月860万片晶圆。

Foundry供应商预计将成为最大的半导体设备买家,2023年产能将增至每月930万片晶圆,2024年产能将达到创纪录的每月1020万片晶圆。

由于包括个人电脑和智能手机在内的消费电子需求疲软,存储领域在2023年放缓了产能扩张。DRAM领域预计2023年产能将增加2%,达到每月380万片晶圆;2024年产能将增加5%,达到每月400万片晶圆。3D NAND的装机容量预计在2023年将持平于每月360万片晶圆;2024年将增长2%,达到每月370万片晶圆。在分立器件和模拟器件领域,车辆电气化仍然是产能扩张的关键驱动因素,分立器件产能预计2023年将增长10%,达到每月410万片晶圆;2024年将增长7%,达到每月440万片晶圆。模拟器件产能预计2023年将增长11%,达到每月210万片晶圆;2024年将增长10%,达到每月240万片晶圆。(新文)