

先进封装：需要加大投入强链补链

华进半导体封装先导技术研发中心有限公司副总经理、江苏省产业技术研究院半导体封装技术研究所常务副所长 秦舒

先进封装技术的诞生

半导体封装技术的发展可分为四个阶段：第一阶段（1970年前），直插型封装，以DIP为主；第二阶段（1970—1990），表面贴装技术衍生出的SOP、SOJ、PLCC、QFP四大封装技术以及PGA技术；第三阶段（1990—2000），球栅阵列（BGA）、芯片尺寸封装（CSP）、倒装芯片（FC）等先进封装技术开始兴起；第四阶段（2000—至今），从二维封装向三维封装发展，从技术上实现晶圆级封装（WLP）、硅通孔（TSV）、3D堆叠等先进封装技术，以及系统封装（SiP）等新的封装方式。

在过去的40年时间，半导体技术遵循著名的摩尔定律高速发展。如今，半导体器件特征尺寸已经缩小到5nm，同时CMOS晶体管技术的发展已进入GHz时代。尽管尺寸还在进一步降低，但速度已经明显减慢，且面临的问题也越来越多。比如信号传输延迟、交互干扰噪声，以及相互连线的功率消耗等问题已经成为甚大规模集成电路（ULSI）发展的阻碍，严重影响器件的性能。以前的解决方案主要是依靠器件尺寸的按比例缩小来提升性能。为了与器件相匹配，互连尺寸也随着半导体加工技术的发展不断缩小。因此，单纯的依靠尺寸缩小获得集成电路在成本、功耗和性能方面的提升，变得越来越难。

为达到低功耗、高性能、小型化和多功能化等需求，先进封装被认为是超越摩尔定律的重要途径。先进封装可以将多个不同材料、不同功能的有源电子元件与可选无源器件，以及诸如MEMS或光学器件等其他器件优先组装到一起。

三种先进封装技术

Yole 预测，先进封装市场将在 2022 年时

达到年营收约为 329 亿美元，12 英寸晶圆数由 2016 年的 0.21 亿片将增至 2022 年 0.34 亿片。先进封装的市场规模预计 2022 年将超过传统封装的规模。先进封装市场的营收将以 6.6% 的年复合增长率增长，而传统封装市场 CAGR 仅为 1.1%。在不同的先进封装技术中，3D 硅通孔（TSV）和扇出晶圆级封装（Fan-out）将分别以 23% 和 36% 的速度成长。构成大多数先进封装市场的覆晶封装（Flip-chip）将以近 5% 的 CAGR 成长。而扇入型晶圆级封装（Fan-in WLP）的 CAGR 也将达到 8%，主要由移动通信推动。先进封装发展大致分为 2.5D/3D 封装技术、Fan-out 封装技术和 Chiplet 封装技术。

对于 2.5D/3D 封装技术来说，目前，高密度互连 3D 集成技术的市场规模较小，使用率较低，主要还是集中在 2.5D 领域，主要的技术有台积电推出的 CoWoS 技术、英特尔推出的 EMIB 技术、三星提出的 I-Cube 技术，还有安靠/矽品提出的 SLIM/SLIT 技术。台积电已经推出第三代的 CoWoS 封装技术，已经协助台积电拿下芯片大厂 NVIDIA、超微（AMD）、Google、Xilinx、海思等高端 HPC 芯片订单。为迎合人工智能时代高性能计算芯片的需求，台积电第五代 CoWoS 封装技术问世。

对于 Fan-out 封装技术而言，由于其技术的灵活性，使得世界上主流的研究机构、晶圆制造企业、封装企业和基板企业等都加入到了这一领域的研发和竞争中。矽科金朋和 Nanium 公司以英飞凌公司的技术为主导，如今市场份额相对较大。而台积电与苹果公司联手开发的 In-FO 技术，成功用于苹果 A10 处理器，迅速占领 Fan-out 封装市场，实现量产化。除了台积电之外，STATS ChipPAC 将利用 JCET 的支持进一步投入扇外型封装技术的开发。ASE 则和 Deca Technologies 建立了深入的合作关系，Amkor、SPIJ 及 Powertech 正瞄准未来的量产布局 Fan-out 型封装技术。

英特尔在 2014 年推出的 EMIB 则是 2.5D 封装的低成本代替方案，而在 2018 年 Hotchips 会议上英特尔再次展示了 EMIB

封装技术，能够把 10nm、14nm 及 22nm 不同工艺的核心封装在一起做成单一处理器。EMIB 封装技术可以根据需要，封装成不同的 CPU 核心、IO、GPU 核心，甚至 FPGA、AI 芯片。

在后摩尔时代，Chiplet 概念逐渐成为集成电路产业讨论的热点。2018 年，Intel 推出其 Chiplet 解决方案 Foveros，是一种采用 3D 堆叠的异构系统集成技术。该技术逻辑芯片和存储芯片等通过极细间距的微凸点集成到有源转接板（Active Interposer）上，利用转接板上的 TSV 进行联通。终端厂家 AMD 利用 Chiplet 概念推出的 RYZEN 和 EPYC 处理器引起了业界广泛的关注。

先进封装技术面临多项挑战

在后摩尔时代，继续突破数字电路的特征极限，开发更先进的 FinFET 技术，但由于前期投入巨大，目前只有台积电和三星两家顶级晶圆厂在一直推动。随着集成电路工艺的演进，先进节点技术的设计难度和复杂度的持续提高，开发成本呈指数增加，目前 5nm 制程芯片已实现量产，其高昂的开发成本、较长的开发周期是大多数企业所不能承受的。

先进封装技术作为超越摩尔定律发展的重要手段之一，实现不同工艺器件的一体化互连是当前电子系统小型化、实用化、多功能化的使能技术。异构集成封装技术是后摩尔时代提高集成电路性能、实现系统化、提升能效比的关键技术路径。然而，先进封装的高技术难点以及高开发成本也制约着其发展。

硅转接板技术逐渐成为小尺寸芯片集成的重要解决方案。硅转接板是逻辑芯片、存储芯片，甚至可能和混合信号或模拟电路异质集成的关键基底，但硅转接板目前存在的成本问题限制了其进一步发展。因此众多厂商一直寻求 TSV-less 技术的替代解决方案，以提供相近的互连密度，其也是 OSAT 厂家在先进封装中的重要发展方向。

采用 Chiplet 模式开发芯片，需要先将所需功能进行分解，有针对性的开发多种具有特色功能、可以实现模块化组装的裸芯片，彼此能实现如高性能计算、数据传输和存储等功能，最后通过系统集成封装技术形成完整的芯片。当然，目前芯粒概念的大规模应用面临的诸多挑战，如接口标准化、裸芯片间互连功耗过大以及高成本等都是未来需要业界解决的问题。

中国大陆的封测产业主要采用封测代工厂的模式。2000 年前后，全球领先的封测代工厂已经实现了倒装芯片类封装（FCB-GA、FCGSP）及倒装凸点技术的量产，而中国大陆这些封装技术也基本是在 2009 年之后开始推进研发与量产的。2010 年以来，中国大陆的封测产业有着非常迅速的发展。2010 年长电科技进入全球封测代工厂前十名，2013 年前后进入前六，之后通过收购矽科金朋成为全球第四，目前其规模已成为全球第三封测代工厂，通富微电和华天科技分别成为全球排名第六和第七的封测代工厂。在产业规模上，2018 年中国大陆这三家封测代工厂已经达到全球封测代工的 20.6%。

从现阶段全球领先的封测企业的服务来看，倒装芯片封装（含倒装凸点技术）、晶圆级封装、三维封装、系统级封装等先进封装技术是未来的发展主线，同时传统的基于引线键合的引线框架类封装也在不断发展和进步以适应不同的产品应用。

中国大陆封测产业在引线框架类封装、基板类封装、晶圆级封装以及集成封装等方面都出现了明显的进步。目前，国内集成电路三大先进封装技术：系统级封装（长电、华天）、晶圆级封装（长电、晶方）、FC 倒装（长电、通富）封装技术均已实现并取得突破，三维能力与国际先进水平基本接近。但是，国内封测行业目前的整体技术水平还没有达到世界先进水平。随着芯片制程的进一步微缩，先进封装技术存在向晶圆厂转移的趋势，如积电布局封测业务，并垄断高端封测领域，其 InFO、CoWoS、SoIC 技术锁定量少质精

的高端芯片封装，晶圆厂降维整合封测技术对产业格局有着深刻的影响，需要更好地思考中国集成电路封测产业未来的发展之路。

先进封装实际投入不足

集成电路是我国信息化时代必须解决的战略性问题。我国集成电路先进封装技术与全球尖端技术还存在一定的差距。目前，我国集成电路产业发展迅速，但是，资源不平衡是目前存在的一个基本问题。例如，从投资来看，90% 以上的资金都投入芯片生产，但是其中 70%~80% 的钱都用于买国外的设备和材料，在先进封装上实际投资不到 10%，所以整个产业链的投资呈现出一个不健康的状态，这是我国集成电路产业的软肋。

从最近几年的国际形势发展来看，我国必须在先进封装上加大投入补链、强链，形成设备、材料、设计、制造、封测等全产业链齐头并进、个别环节世界领先的局面，以保证中国集成电路产业的健康稳定发展。

当前，在先进封装领域，一是要抓住机遇，充分发挥我国作为全球规模最大、增长最快的优势，强化特色工艺及封装测试产业链的协同创新，建立核心创新中心，加强薄弱环节，不断缩小差距，实现跨越。二是要打破瓶颈，着力突破特色工艺及封装测试技术的瓶颈，抢占时机，将先进核心技术掌握在自己手中，充分发挥市场配置资源的决定性作用，借助各级政府的扶持及社会资金支持，来应对这类投资额巨大且回报周期长的产业，跨过大规模投入的门槛。

三是要突出重点，协同发展，整合资源，加强特色工艺及封装测试产业链的联动，统筹技术、产业、应用、安全等生态链的系统发展。四是以企业为主体，市场为导向，在政府的推动下，积极发挥市场在资源配置中的决定性作用，由企业根据市场需求决定产品的方向以及技术路径，激发企业的活力与创造力，实现特色工艺及封装测试产业的快速发展。

EDA：支撑 IC 设计百亿级晶体管集成

随着汽车、工业、医疗、教育等应用领域的快速发展，数字经济为集成电路产业提供了非常广阔的市场。最新数据表明，2020 年我国集成电路销售收入达到 8848 亿元，平均增长率达到 20%，为同期全球产业增速的 3 倍。

EDA（电子设计自动化）是工业设计软件，是这一庞大产业链的底层关键技术。EDA 让工程师可以用计算机语言描述设计，可以通过仿真在流片前提前验证，这不仅提高了芯片设计效率，更大大减少了其在制造环节的风险，经过这些年的发展，EDA 已经可以支撑集成电路设计从几千颗晶体管的规模，到现在百亿级晶体管的集成度。

芯华章董事长兼 CEO 王礼宾

在数字化时代，传统的 EDA 技术已经渐渐无法满足复杂的系统芯片设计所需的验证效率。目前市场主流的 EDA 技术，是根据先前的数据结构和技术所开发的，其多年来积累的支持，更多的是难以剔除已淘汰的技术框架和冗余代码。

数字化时代下，应用场景比以往更加广泛，AI、云、智能汽车、5G 等不同的细分领域关注的不是不同的挑战，EDA 作为芯片设计必不可少的工具，必须响应芯片设计提出的细分需求，以及复杂的系统芯片设计所带来的设计效益的挑战，传统 EDA 已经跟不上芯片设计发展对效率的需求。

对于技术密集的 EDA 领域来说，驱动技术创新的关键是充足的人才梯队与具备创新的开放生态。应当从技术创新、人才培养、开放共享的三个层次来进行分析，如何打造面向未来的集成电路设计生态圈。

汇聚顶尖人才

开启新技术浪潮

国内 EDA 尖端人才虽有不足，全球范围内却有大量的科研人员从事该领域的研究。通过集结全球顶尖的研发力量，能够解决中国半导体与集成电路行业顶尖人才稀缺难题。共同的技术理想是汇聚顶尖人才的主要原因，清晰的研发方向和多年积累

的研发经验也相当关键。芯华章提出的 EDA 2.0 理念并不是基于传统 EDA 的加强版，而是对软硬件框架和算法做创新、融合、重构，是面向未来数字经济的新型 EDA 科学技术，可进一步提升芯片设计和验证的效率，降低技术门槛和缩短项目周期。

产学研合作

通力培养人才

EDA 作为一门跨学科的专业领域，其技术是以计算机为工具，集数据库、图形学、图论与拓扑逻辑、编译原理、数字电路等多学科最新理论于一体，新一代 EDA 还需具备算法、云与高性能硬件系统等前沿科学人才。而 EDA 技术的使用和创新，更需要积累研发项目经验与实践能力。

然而，开设相关专业课程的院校国内甚少，先前，相关毕业生在加入 EDA 公司后，需要通过以传帮带为主的模式在各个项目中积累知识和经验。因此，需要更系统化地培养人才，才有助于将知识梳理出来，从而循序渐进地提高新生代 EDA 人才的相关知识储备。其中，南京集成电路大学为有资源和能力的企业提供了很好的优质平台，打通了企业对人才素质能力的需求和优质人才的连接，打造了人才培养的全新范式。

以芯华章和南京集成电路大学联手制定的 EDA 专才计划“X-行动”为例，该计划具有完善的课程体系、专业的师资、先进的实验环境、有吸引力的激励

计划，将同力培养出更多具备领先技术视野、全新技术能力的 EDA 人才，为国家能研发面向未来的 EDA 软件和系统积蓄力量。

打造开放的

技术共享平台

在过去十几年的时间里，很多的优秀人才在人工智能、互联网等科技领域积累了前沿的算法、云计算等丰富经验，他们的眼界与技术经验，能够给 EDA 带来新的活力，因此需要打开一扇窗，让有兴趣、有能力的人加入到 EDA 研发中。

长期以来，EDA 产品的闭源与昂贵的价格使 EDA 的技术束之高阁，导致数十万的芯片设计工程师作为使用者，甚至没有途径了解到 EDA 的底层逻辑，自然也无法进行优化或启发创新。我国正在建设集成电路产业双循环，拥有极强的自主创新动力，而开源这一路径所带来的开放与共创精神，与我们期望建设的生态极其吻合，在每个技术浪潮的初期，都需要有大格局、大胸怀，技术创新必须知其然也知其所以然，从而才能够将开源生态项目作为产业发展的一扇窗。

集成电路产业是中国经济高质量发展的重要基础，抛开窠臼，通过理念的创新以及人才与生态的建设，能够强化中国的自主研发能力，创造效率更高、更加智能的 EDA 工具，为中国乃至全球的数字化经济提供支撑和服务。

厦门联芯：致力于做强有特色的中国“芯”

本报记者 沈丛

联芯集成电路制造（厦门）有限公司（以下简称厦门联芯）为台湾联华电子（以下简称联电）与厦门市人民政府及福建省电子信息集团合资成立的 12 英寸晶圆专工企业。项目总投资额为 62 亿美元，于 2015 年 3 月 26 日奠基动工，2016 年 11 月正式营运与投产。

一路走来，厦门联芯严格遵循母公司联电的发展策略，致力于在芯片特色工艺方面的研发，其 28 纳米工艺芯片得到了业内的一致好评。目前联芯能同时提供 28 纳米 POLYSION 和 HKMG 工艺技术，且良率高达 95% 以上，成为了国内 28 纳米良率最高的 12 英寸晶圆厂。

致力于发展特色工艺

2017 年，联电做了一个重大决定——放弃 7nm 等先进工艺的研发，专注于特色工艺。致力于在大众主流的市场之外，为客户提供一个创新的工艺平台以及不同的技术方向，从而做出一些差异化的产品，帮助客户脱离红海的竞争。

作为联电的子公司，厦门联芯也紧紧追随特色工艺的发展路线。在先进特色工艺的自主研发上，联芯由总经理亲自带领 141 人，组成了资深研发团队，正在进行 28 纳米高压制程的开发，在完成后将进一步完成 22 纳米高压制程，现 28 纳米已完成平台验证。此外，联芯还在进行 22 纳米超低功耗工艺研发，此工艺为业界最先进、国内唯一的工艺，目前已经通过客户测试，且具备更好的功率效能及强化射频性能等特点，为数字电视、监视器、穿戴式装置等物联网芯片提供更优化的选择。

在当下的全球疫情时期，联芯产能仍保持 100% 满载。当前月产能已达到 2.5 万片，2021 年 4 月后月产能将达到 2 万片，以抢占庞大的市场商机。其中，联芯将进一步提升 28 纳米产能比例，并进行 28 纳米及 22 纳米特色工艺研发，以满足国内市场需求，实现差异化发展。



联电在中国大陆的“桥梁”

中国大陆是全球最大的集成电路消费市场，但芯片自给率仅为 30%，核心技术依赖于进口。作为联电的子公司，联芯为中国台湾和中国大陆之间，架起了一座“桥梁”。联芯的特殊先进工艺如 28nm/22nm eHV 则为国内客户提供多元化定制化服务，作为全球驱动芯片的最佳供应商，提供包括 TDDI 触控驱动、AMOLED 面板驱动芯片等工艺技术，广泛应用于国内蓬勃发展的 5G、物联网、AI 市场。制造平台多样性、良品率等为衡量芯片制造技术的重要指标，联芯的 28HKMG 工艺良率稳定在 95% 以上，得到了业内客户的高度认可与肯定。在当前国内芯片制造代工厂有效产能仍远远低于国内市场需求的情况下，国内代工厂的技术互补与差异化发展将推动国内整体产业链的完善与发展。

与此同时，作为龙头企业，联芯也充分发挥了带动作用。在上游芯片设计上，推动凌阳华芯、星宸、澜至、铨芯等落户厦门。而作为集成电路必不可少的一环，全球最先进的美日光罩也随着联芯项目在厦门落户并已量产。此外，设备企业鑫天虹、下游的封测大厂矽品、闪康也在福建落地，力争在福建省内打造半导体产业一小时供应链，使福建省发展成为北京、长三角之外具有战略地位和影响力的产业集群。在如今企业发展的关键时期，因先进技术的投资成本增加，投资集团增资联芯人民币 35 亿元，总投资达约人民币 117.81 亿元。此举将使联芯项目通过扩产和技术提升实现翻番营收，也对两岸融合发展形成示范带头作用。

此外，联芯积极支持国产设备与材料的验证和使用，国产半导体设备公司包括中微半导体、沈阳拓荆、北方华创、北方微电子等目前已经进入厦门联芯供应链，新昇和奕斯伟的 12 英寸硅片也正在联芯做导入验证。通过与联芯工艺技术不断的磨合与改进，有效推动了半导体设备材料的本土化进程。

致人才培养，强化中国“芯”

产业发展，人才先行。集成电路是高技术型产业，因此集成电路人才的培养无疑是产业发展的重中之重。近期，集成电路专业升级成为了一级学科，在短短两三年时间内，集成电路便成为一级学科，这种“飞跃”在学科史上实属罕见，由此可见国家对于集成电路人才培养的重视。

在此背景下，联芯项目自成立以来，通过有经验的海外工程人员的传帮带制度，不断栽培大量本土集成电路人才，同时致力于推动产学研合作，已与厦大与厦理工签署战略合作协议，并与厦大电子科学与技术学院共建实习实训基地，培养大量高素质工程师。同时还与国内著名高校合作开发建构在 28/22nm 制程的嵌入式 Re-RAM 特殊制程。该制程可以应用于存算一体的神经形态计算芯片，将广泛应用于未来的人工智能技术产品，以进一步实现技术自主可控与关键芯片的本土化。

如今，集成电路人才培养依旧存在很多亟待解决的问题。在政府、业界单位的深切关注与支持下，联芯将发挥自身优势，加大人才培养力度，努力推进产学研的融合。从而提升中国集成电路产业的核心竞争力，为持续做大做强中国芯作出贡献。